



DÜZCE ÜNİVERSİTESİ
MÜHENDİSLİK FAKÜLTESİ
BİLGİSAYAR MÜHENDİSLİĞİ BÖLÜMÜ

BM206 SAYISAL ELEKTRONİK DERSİ
LABORATUVAR DENEY RAPORU

	DENEY FÖYÜ 2
Deney Tarihi	
Rapor Teslim Tarihi	

Grup Adı	
Grup Üyeleri Bilgileri (Numara Ad Soyad)	

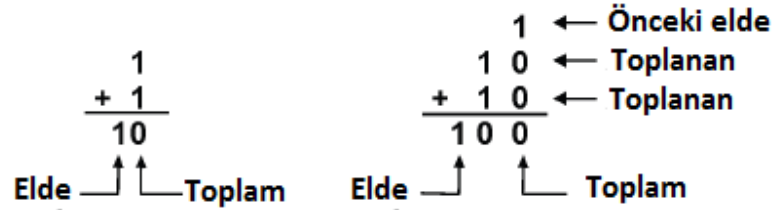
DENEY 2-1 Yarım Toplayıcı ve Tam Toplayıcı Devresi

DENEYİN AMACI

1. Aritmetik birimdeki yarım ve tam toplayıcıların karakteristiklerini anlamak.

GENEL BİLGİLER

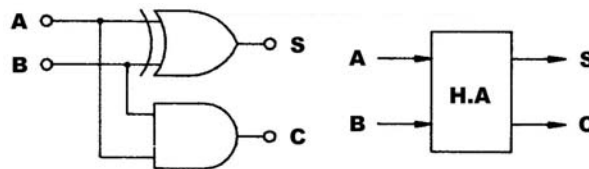
Toplama devreleri, "Yarım Toplayıcı" (YT) ve "Tam Toplayıcı" (TT) olarak ikiye ayrılır. Yarım toplayıcılar, 2'li toplama kurallarını takip eder ve sadece 1 bitin toplanmasını dikkate alır. Toplama sonucunda bir "elde" ve bir "toplam" elde edilir. 2'li toplamada, iki sayının toplamı 1'den büyükse "elde" meydana gelir. Aşağıdaki yarım toplayıcı ile yapılan 2'li toplama işlemlerini inceleyin.



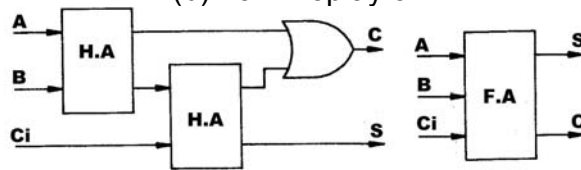
"1" ile "1" toplandığında, toplam "0" ve elde "1" olur. Yarım-toplayıcının toplama işlemi, 1-bitlik sayılarla sınırlıdır.

Tam toplayıcı, 2-bitten daha uzun sayılar için toplama işlemi gerçekleştirebilir. Aşağıda gösterilen tam toplayıcı işlemlerini inceleyin. Tam toplayıcı, iki adet yarım toplayıcı kullanılarak gerçekleştirilebilir. Şekil 2-37 (a) ve (b)'de, yarım ve tam toplayıcıların devreleri ve sembolleri gösterilmiştir.

(a) Yarım Toplayıcı



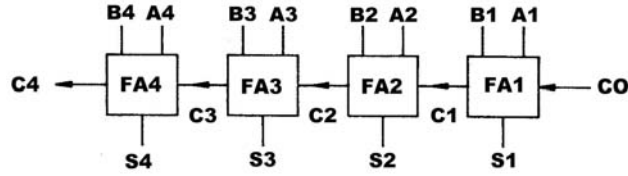
(b) Tam Toplayıcı



Şekil 2-37 Yarım toplayıcı/Tam toplayıcı

2 bitten daha uzun sayıları toplarken, toplamları eşzamanlı olarak üretmek için, Şekil 2-38'de gösterilen bağlantı yada "Paralel Giriş" kullanılmalıdır.

Bununla birlikte, bir sonraki toplayıcının çıkışı ancak, bir önceki toplayıcının eldesi belli olduktan sonra kesin olarak belirlenebilir. Örneğin Şekil 2-38'de, FA1'in eldesi belli olmadıkça, FA2'nin toplam sonucu kesin olarak belirlenemez.



Şekil 2-38

FA1, A1 ile B1'i topladığı zaman, S1 toplamı ve C1 eldesi elde edilir. Bu elde FA2 tarafından A2 ve B2'ye eklenerek yeni bir S2 toplamı ve C2 eldesi üretilir. Şekil 3-1-2'deki durumda, dört toplayıcının toplam sonucu aynı anda belirlenemez ve toplama işlemi gecikmeye uğrar. Bu gecikme, "Look-Ahead (Öngörülü)" toplayıcı kullanılarak ortadan kaldırılabilir.

"Look-Ahead" toplayıcılar, bir sonraki toplama işlemini gerçekleştirmek için bir önceki toplayıcıyı beklemek zorunda değildir ve böylece zamandan kazanılır. Boolean ifadesi aşağıdaki gibidir:

$$P_i = A_i \oplus B_i$$

$$G_i = A_i \times B_i$$

Çıkış ve elde aşağıdaki gibi ifade edilebilir:

$$S_i = P_i \oplus C_i$$

$$C_{i+1} = G_i + P_i C_i$$

G_i , "Elde Üretici" olarak adlandırılır. A_i ve B_i "1" iken, G_i "1" dir ve elde girişinden bağımsızdır.

P_i , "Elde Taşıyıcı" olarak adlandırılır ve C_i ile C_{i+1} arasındaki elde iletir.

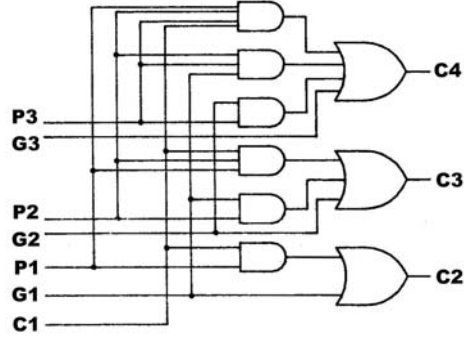
Eğer her adımın elde fonksiyonunda, bir önceki elde C_1 yerine konulursa:

$$C_2 = G_1 + P_1 C_1$$

$$C_3 = G_2 + P_2 C_2 = G_2 + P_2 G_1 + P_2 P_1 C_1$$

$$C_4 = G_3 + P_3 C_3 = G_3 + P_3 P_2 G_1 + P_3 P_2 P_1 C_1$$

Şekil 2-39'da, öngörülü elde üreticinin elde devresi gösterilmiştir. 74182 tümdevresi, bir TTL öngörülü elde üreticidir.



Şekil 2-39

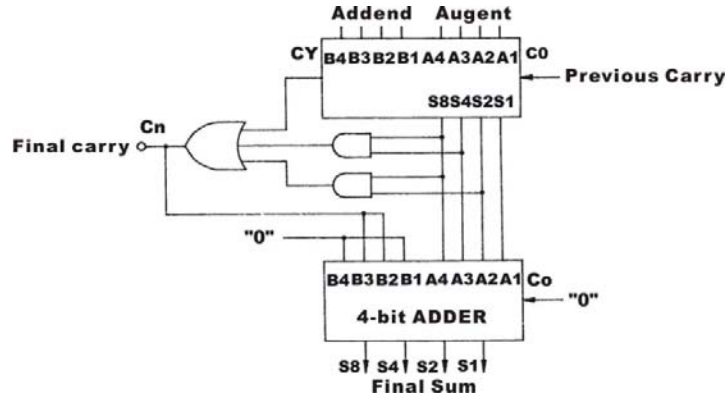
2'li toplayıcılar, BCD toplayıcılara dönüştürülebilir. 4 bitlik en büyük BCD sayı 9 ve en büyük 4-bitlik ikili sayı, 15 sayısına eşdeğer olduğu için, ikili toplayıcılar ile BCD toplayıcılar arasında 6 sayılılık bir fark vardır. İkili toplayıcılar, BCD sayıları toplamak için kullanıldıklarında, aşağıdaki koşullar altında sonuca 6 sayısı eklenmelidir:

1. Elde varken
2. Toplam 9'dan büyükken

Eğer ağırlık sırası S8, S4, S2, S1 ise ve toplam 9'dan büyükse, sonuç $S8 \times S4 + S8 \times S2$ 'dir. Eğer elde (CY) oluşmuşsa, sonuca 6 sayısı eklenmelidir:

$$C_n = CY + S_8 \times S_4 + S_8 \times S_2$$

Şekil 2-40'da, BCD toplayıcı devresi gösterilmiştir.



Şekil 2-40

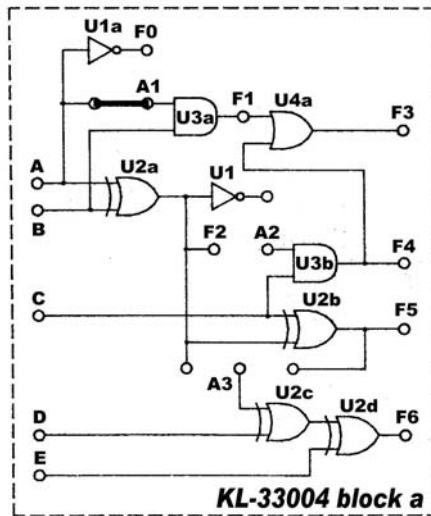
KULLANILACAK ELEMANLAR

1. KL-31001 Dijital Lojik Lab
2. KL-33004 Modülü

DENEYİN YAPILIŞI

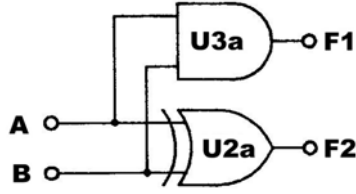
A. Temel Lojik Kapılar ile Yarım Toplayıcı Gerçekleştirilmesi

1. Bağlantı klipslerini Şekil 2-41'e göre yerleştirin. Şekil 2-42'deki yarım toplayıcı devresini kurmak için U2a ve U3a kapıları kullanılacaktır. Vcc'yi +5V'a bağlayın.



Şekil 2-41

2. A ve B girişlerini SW0, SW1 veri anahtarlarına, F1, F2 çıkışlarını L1, L2 lojik göstergelerine bağlayın. A ve B girişleri için Tablo 2-16'da verilen giriş sırasını takip ederek çıkış durumlarını kaydedin. Hangi çıkışın toplam, hangi çıkışın elde çıkışı olduğunu belirleyin.



INPUT		OUT	
SW1(B)	SW0(A)	F1	F2
0	0		
0	1		
1	0		
1	1		

Şekil 2-42

Tablo 2-16

3. Şekil 2-43 (b)'deki tam toplayıcıyı kurmak için devreyi Şekil 2-43 (a)'ya göre tekrar düzenleyin.

A, B, C girişlerini SW1, SW2, SW3 veri anahtarlarına bağlayın. A ve B toplananlar, C ise önceki elde girişleridir. F3, F5 çıkışlarını L1, L2 lojik göstergelerine bağlayın. Tablo 2-17'de verilen giriş sırasını takip ederek çıkış durumlarını kaydedin. Hangi çıkışın toplam, hangi çıkışın elde çıkışı olduğunu belirleyin.

OUTPUT			OUT	
SW3(C)	SW2(B)	SW1(A)	F3	F5
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Tablo 2-17

ÇOKTAN SEÇMELİ SORULAR

() 1. Bir adet ÖZEL VEYA ve bir adet VE kapısıyla aşağıdakilerden hangisi gerçekleştirilebilir?

1. Tam çıkarma devresi
2. Yarım toplayıcı
3. Tam toplayıcı

() 2. T.T. neyin kısaltmasıdır?

1. Yarım çıkarma devresi
2. Tam toplayıcı
3. Tam çıkarma devresi

() 3. Bir yarım-toplayıcı için $S = A, B \oplus C = A \times B$ ise S toplamı aşağıdakilerden hangisi olarak ifade edilir?

1. $S = \overline{AB} + A\overline{B}$
2. $S = \overline{AB} + AB$
3. $S = AB + \overline{AB}$

() 4. Bir tam-toplayıcı için A, B ve önceki elde değerleri "1" ise toplam (S) ve elde (C) değerleri ne olur?

1. $C = 1, S = 1$
2. $C = 0, S = 1$
3. $C = 1, S = 0$

() 5. Aşağıdaki denklemlerden hangisi A, B girişleri, S toplamı ve C eldesi için doğrudur?

1. $S = A \oplus B, C = A \times \overline{B}$
2. $S = A + B, C = A \times B$
3. $S = A \oplus B, C = A \times B$

DENEY 2-2 Yarım Çıkarıcı ve Tam Çıkarıcı Devresi

DENEYİN AMACI

1. Tümleyen teorisini ve çıkarıcı devre yapılarını anlamak.

GENEL BİLGİLER

Yarım çıkarıcı ve tam çıkarıcı devreleri, lojik kapıların doğruluk tabloları ve Boolean ifadeleri ya da Karnaugh diyagramlarına bakılarak gerçekleştirilebilir. Bu deneyde, tam ve yarım-çıkarcı devrelerini düzenlemek için, tümleyen teorisi kullanılacaktır.

2'li çıkarma işlemi genellikle 2'ye tümleme kullanılarak gerçekleştirilir. Bir sayının 2'ye tümleyenini elde etmek için iki adım uygulanır. Birinci adımda, çıkan sayının 1'e tümleyeni alınır ("0"lar "1", "1"ler "0" yapılır). İkinci adımda ise çıkan sayının 1'e tümleyenine "1" eklenir.

Normal çıkarma işleminde, çıkan sayı, doğrudan çıkartılan sayıdan çıkarılırken, 2'ye tümleme yönteminde, iki sayı toplanır. Böylece, bir toplayıcı, çıkarıcı olarak da kullanılabilir.

Örnek:

10 tabanında 11–10 işlemini, 2'ye tümleme yöntemiyle gerçekleştirin.

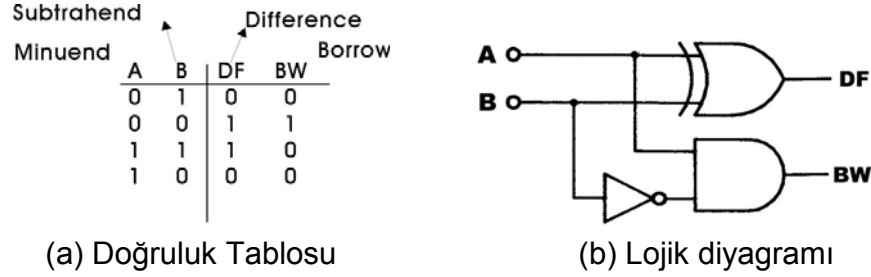
Çıkartılan : 11 (Desimal) = 1011 (ikili)

Çıkan : 10 (Desimal) = 1010 (ikili)
= 0101 (1'e tümleyeni)
= 0110 (2'ye tümleyeni)

Desimal	İkili	1'e tümleyen	2'ye tümleyen
11	1011	1011	1011
- 10	- 1010	- 1011	+ 0110
1	1	0	10001

2'ye tümleme yöntemiyle yapılan çıkarma işleminde, elde olarak "1" üretilir.

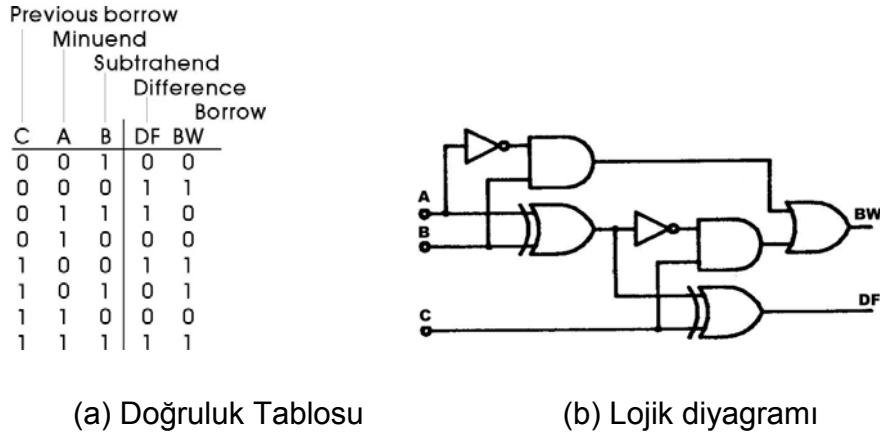
Yarım çıkarıcı, çıkarılanın çıkandan büyük ya da küçük olmasına bakmaksızın, bir anda 1-bitlik çıkarma işlemi gerçekleştirir. Yarım çıkarıcının doğruluk tablosu ve lojik diyagramı, Şekil 2-48'de gösterilmiştir. Bir önceki çıkarma işleminde alınan borç, yarım çıkarıcı devresinde dikkate alınmaz.



Şekil 2-48 Yarım çıkarıcı

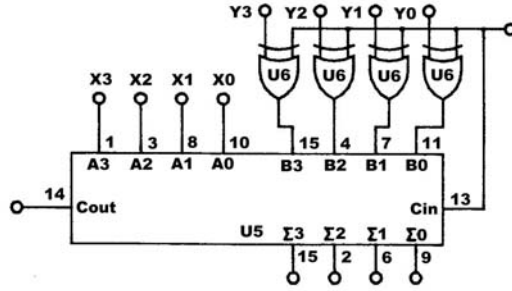
Yarım çıkarıcının lojik diyagramı yarım toplayıcı ile karşılaştırılırsa, tek farkın yarım çıkarıcının girişindeki DEĞİL kapısı olduğu görülür.

Tam çıkarıcı devresi, önceki adımlarda alınmış borçları dikkate almak zorundadır. Tam çıkarıcı devresinin doğruluk tablosu ve lojik diyagramı, Şekil 2-49'da gösterilmiştir. C="0" iken, tam çıkarıcı devresi yarım çıkarıcı devresine eşdeğerdir.



Şekil 2-49 Tam çıkarıcı

4-bitlik bir toplayıcı devresi ile 4 veya daha fazla bitlik çıkarma devreleri gerçekleştirilebilir. Şekil 2-50'de, çift-amaçlı bir toplayıcı/çıkarcı devresi gösterilmiştir. $B_{n-1} = "0"$ iken, toplama işlemi gerçekleştirilir ve tüm ÖZEL VEYA kapıları tampon gibi davranır. $B_{n-1} = "1"$ iken, çıkarma işlemi gerçekleştirilir ve tüm ÖZEL VEYA kapıları DEĞİL kapısı gibi davranır. Y girişleri 1'e tümleyenleri kullanır ve Cin girişindeki "1" ile toplar. Cn (elde) ve Bn (borç) çıkışları, B_{n-1} 'e bağlıdır.



Şekil 2-50

KULLANILACAK ELEMANLAR

1. KL-31001 Dijital Lojik Lab
2. KL-33004 Modülü

DENEYİN YAPILIŞI

A. Temel Lojik Kapılar ile Çıkarcı Devresi Gerçekleştirilmesi

1. Bağlantı klipslerini Şekil 2-51'e göre yerleştirin.
2. A~C girişlerini SW0~SW2 veri anahtarlarına ve F1, F2, F3, F5 çıkışlarını sırasıyla L2, L1, L3, L4 lojik göstergelerine bağlayın. C=0 iken devre yarım-çıkarma devresidir. F1 borç çıkışıdır, F2 farktır ve $F5=F2$; $F4=0$; $F3=F1$ 'dir. C=1 iken devre tam-çıkarma devresidir. F1 borç çıkışı ve F3 fark çıkışıdır.

□

() 3. 2 tabanında 1101 sayısının 1'e tümleyeni kaçtır?

1. 1100
2. 0010
3. 0001

() 4. "A-B = A+B" sonucunu elde etmek için hangi tümleme yöntemi kullanılmalıdır?

1. 1'e tümleme
2. 2'ye tümleme
3. 3'e tümleme

() 5. 2 tabanında 1110 sayısının 2'e tümleyeni kaçtır?

1. 0010
2. 0001
3. 1110

() 6. Bir yarım-toplayıcı A çıkartılan ve B çıkan olacak şekilde yarım çıkarma devresi olarak kullanılacaktır, buna göre aşağıdaki ifadelerden hangisi doğrudur?

1. A girişi tümlenmelidir
2. B girişi tümlenmelidir
3. değişiklik yapmaya gerek yoktur

() 7. Tam çıkarma devresinin girişleri aşağıdakilerden hangisini kapsar?

1. borç, çıkartılan
2. çıkan, borç
3. çıkartılan, çıkan, borç

() 8. Tam toplayıcıyı tam çıkarma devresine dönüştürmek için aşağıdaki kapılardan hangisi kullanılır?

1. VE kapısı
2. VEYA kapısı
3. ÖZEL VEYA kapısı

DENEY 3-2 Kod Çözücü Devreler

DENEYİN AMACI

1. Kod çözücü devrelerin çalışma prensibini anlamak.

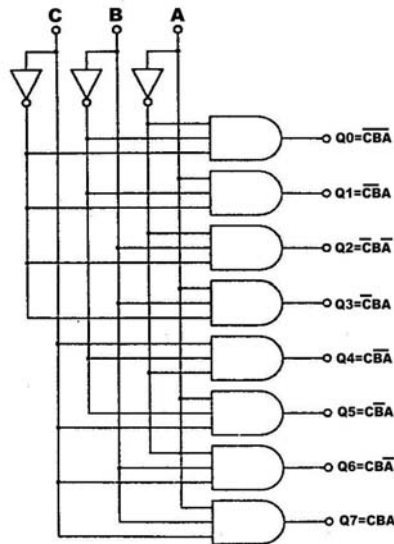
GENEL BİLGİLER

Kod çözücü, belirli bir ikili sayı yada kelimenin varlığını belirlemek için kullanılan lojik bir devredir. Kod çözücünün girişi paralel ikili sayıdır ve çıkışı, özel bir sayının bulunup bulunmadığını gösteren ikili sinyaldir.

VE kapısı, sadece tüm girişleri "1" iken "1" çıkışına sahip olduğu için, temel bir kod çözücü olarak kullanılabilir. VE kapısı girişlerinin veriye uygun şekilde bağlanmasıyla, bütün ikili sayıların belirlenmesi sağlanabilir.

İkiliden-Sekizliye Kod Çözücü

İkiliden-sekizliye kod çözücü, Şekil 2-67'de gösterilmiştir. Üç ikili girişe (A, B,C) ve 8 adet sekizli çıkışa (Q0~Q8) sahiptir. CBA="010" iken çıkış Q2="1" olur. CBA="111" iken, çıkış Q7="1" olur.



Şekil 2-67

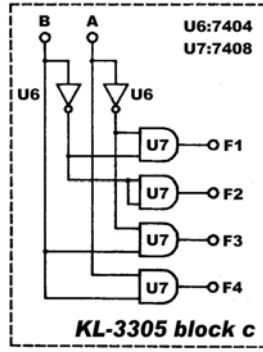
KULLANILACAK ELEMANLAR

1. KL-31001 Dijital Lojik Lab.
2. KL-33005 Modülü

DENEYİN YAPILIŞI

A. Temel Kapılar ile 2x4 Kod Çözücü Gerçekleştirilmesi

1. Deneyin bu bölümünde KL-33005 modülünün c bloğu kullanılacaktır. Vcc'yi +5V'a bağlayın.



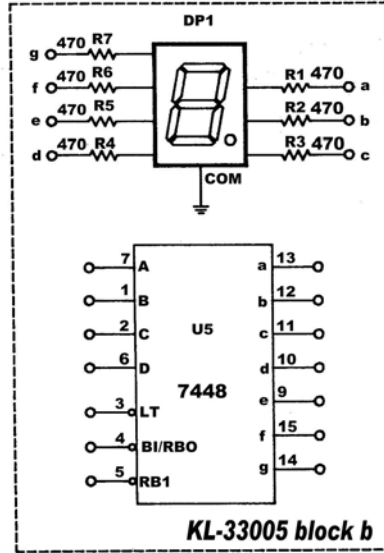
Şekil 2-68

2. A, B girişlerini SW0, SW1 veri anahtarlarına, F1~F4 çıkışlarını L0~L3 lojik göstergelerine bağlayın.
3. A ve B için Tablo 2-31'deki giriş katarını takip ederek çıkışları kaydedin.

B	A	F1	F2	F3	F4
0	0				
0	1				
1	0				
1	1				

Tablo 2-31

C. BCD'den-7 Parçalı Göstergeye Kod Çözücü Gerçekleştirilmesi



Şekil 2-70

1. KL-33005 modülünün b bloğundaki U5 (7448) tümdevresinin A, B, C, D girişlerini SW3, SW2, SW1, SW0 veri anahtarlarına bağlayın. 7448 tümdevresi bir BCD'den-7 parçalı gösterge kod çözücü/sürücüdür. "RB1" girişini DIP 1.0 lojik anahtarına, "B1/RB0"i L0 lojik göstergesine, "LT" girişini ise DIP 1.1 lojik anahtarına bağlayıp DIP 1.0 ve DIP 1.1 anahtarlarını yüksek seviye durumuna getirin.
2. Tablo 2-33'teki giriş sırasını takip ederek 7 parçalı göstergenin çıkışlarını kaydedin.
3. DIP 1.1 lojik anahtarını düşük seviye konumuna getirip 2. adımı tekrarlayın. Elde ettiğiniz çıkışlar 2. adımdaki çıkışlardan farklı mı?

D	C	B	A	Display
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Tablo 2-33

4. DIP 1.0 lojik anahtarını düşük seviye konumuna, DIP 1.1 lojik anahtarını ise yüksek seviye konumuna getirip 2. adımı tekrarlayın. Elde ettiğiniz çıkışları 2. adımdaki çıkışlarla DCBA=0000~1001 arasında karşılaştırın. Fark var mı?

SONUÇLAR

1. Kod çözücü, kodlayıcının tam tersi fonksiyonlara sahiptir.
2. Kod çözücülerin en direkt iki uygulaması, sayılar ve kelimeler ileidir.
3. 7442 tümdevresi, D=0 iken, 3x8 kod çözücü olarak çalışır.

HATA BENZETİMİ

1. Şekil 2-68'deki kod çözücü için iki ayrı giriş/çıkış sırası aşağıda verilmiştir. Her bir durumdaki hataları belirleyin.

B	A	F4	F3	F2	F1	B	A	F4	F3	F2	F1
0	0	0	0	0	1	0	0	0	1	0	1
0	1	0	0	1	0	0	1	0	0	1	0
1	0	0	1	0	0	1	0	0	1	0	0
1	1	0	0	0	0	1	1	1	0	0	0

2. U8 devresi kod çözücü olarak kullanılırsa ve çıkışlar doğru değilse hata ne olabilir?
3. BCD'den-7 parçalı kod çözücünün çıkışları doğru değilse hata ne olabilir?

ÇOKTAN SEÇMELİ SORULAR

() 1. Aşağıdakilerden hangisinin 4 girişi, 16 çıkışı vardır?

1. Kod Çözücü 2. Kodlayıcı 3. 16 kollu gösterge

() 2. 8421 ikili kodda "1010" sayısının 5421 kodunda eşdeğeri nedir?

1. "1101" 2. "1010" 3. "1110"

() 3. 2 tabanındaki sayıları 10 tabanına aşağıdakilerden hangisi dönüştürür?

1. 10 parçalı gösterge 2. Kodlayıcı 3. Kod çözücü

() 4. BCD kodları aşağıdakilerden hangisine dönüştürülebilir?

1. 7 parçalı gösterge 2. 3-1/2 rakamlı gösterge 3. 5X7 gösterge

() 5. Göstergelerin önünde bulunan dirençlerin görevi nedir?

1. Uyum göstermek 2. Akımı sınırlandırmak 3. Parlaklığı arttırmak

() 6. Aşağıdaki ifadelerden hangisi doğrudur?

1. Göstergelerin tümü ortak katotludur
2. Göstergelerin tümü ortak anotludur
3. Göstergelerin ortak katotlu ve ortak anotlu olanları vardır

() 7. 10 tabanında sayılar BCD koduna dönüştürülüyorsa ve 6 sayısı girilmişse çıkış ne olur?

1. 1001 2. 0110 3. 1000

() 8. Göstergelerin kullanılma amacı aşağıdakilerden hangisine yöneliktir?

1. Makinelere 2. İnsanlara 3. Devrenin işleyişine

DENEY 3-3 Multiplexer Devresi

DENEYİN AMACI

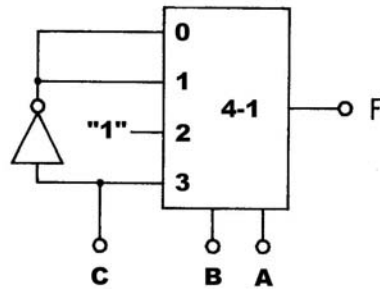
1. Multiplexer'ın çalışma prensiplerini ve yapısını anlamak.

GENEL BİLGİLER

Multiplexer (MUX), çok sayıda girişten birini seçip çıkışa gönderen lojik bir devredir. Çoklu girişlerden biri, seçme girişleri tarafından seçilir ve tek çıkışa gönderilir. Seçme girişlerinin sayısı multiplexer'ın kapasitesini belirler. Örneğin tek seçme girişine sahip multiplexer, "2'den 1'e multiplexer" olarak adlandırılır ve bir seçme girişi, sadece iki giriş arasında seçim yapabilir.

Üç seçme girişli bir MUX, 3 seçme girişi, 8 girişten ($2^3=8$) bir çıkış seçebileceği için, "8'den 1'e multiplexer" olarak adlandırılır. MUX, bir çok giriş arasından bir çıkış seçtiği için, aynı zamanda "Veri Seçici" olarak da adlandırılır.

$F(CBA)=\Sigma(0, 1, 2, 6, 7)$ gibi lojik fonksiyonlar, multiplexer kullanılarak kolaylıkla gerçekleştirilebilir. F fonksiyonu, 0, 1, 2, 6, 7 durumlarından, $C\bar{B} + CB + C\bar{A}$ çarpımlar toplamı ifadesini üretir. Aşağıdaki şekildeki 4'ten 1'e MUX kullanılarak, çıkış, A, B seçme girişleri ve C tarafından belirlenir. CBA=000, 001, 010, 110, 111 olduğunda F çıkışı "1", diğer durumlarda ise "0" olur.



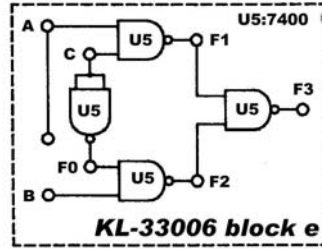
KULLANILACAK ELEMANLAR

1. KL-31001 Dijital Lojik Lab.
2. KL-33006 Modülü

DENEYİN YAPILIŞI

A. Lojik Kapılar ile 2'den 1'e Multiplexer Gerçekleştirmek

1. Deneyin bu bölümünde KL-33006 modülünün e bloğu 2:1 veri seçici olarak kullanılacaktır.



Şekil 2-71

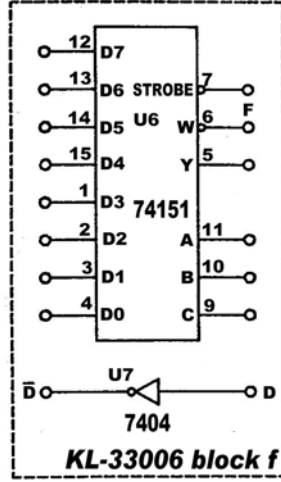
2. A, B girişlerini SW0, SW1 veri anahtarlarına, C seçme girişini SW2 veri anahtarına, F3 çıkışını L0 lojik göstergesine bağlayın.
3. Tablo 2-34'teki giriş katarını takip ederek F3 çıkışının durumlarını kaydedin. Girişlerden hangisi (A mı B mi?) çıkışı belirlemektedir?

C	B	A	F3
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Tablo 2-34

C. TTL Tümdevre ile 8'den 1'e Multiplexer Gerçekleştirmek

1. Deneyin bu bölümünde KL-33006 modülünün f bloğundaki U6 (74151) tümdevresi kullanılacaktır.



Şekil 2-73

2. 74151 tümdevresinin ayrıntılı tanımlamalarının olduğu veri kitabına bakın.

CBA = "000" iken, D0'daki veri F çıkışına gönderilir.

CBA = "010" iken, D2'deki veri F çıkışına gönderilir.

CBA = "111" iken, D7'deki veri F çıkışına gönderilir.

Tümdevre ancak STROBE girişi "0" iken düzgün çalışır. STROBE = "1" olduğunda Y çıkışı "0" olarak kalacaktır.

3. D0~D7 girişlerini DIP 1.0~1.7 lojik anahtarlarına, C, B, A girişlerini SW2, SW1, SW0 veri anahtarlarına bağlayın. Tablo 2-35'teki giriş katarını takip ederek çıkış durumlarını kaydedin. F çıkışının D0~D7 girişlerinden hangisine bağlı olduğunu belirleyin.

C	B	A	F
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Tablo 2-35

SONUÇLAR

1. Multiplexer devreleri birden çok girişe sahiptir, ancak, bir anda, sadece bir giriş seçilir.
2. TTL multiplexer tümdevrelerinden bazıları şunlardır: 7497, 74167, 74164, 74153, 74157, 74151, 74152 ve 74154.

HATA BENZETİMLERİ

KL-33006 modülünün e bloğundaki U5A, U5b, U5c devreleri veri seçici olarak kullanılmaktadır. C="0" iken B girişindeki veri seçilmemektedir ve F3 çıkışı "0" durumunda kalmaktadır. Hata ne olabilir?

ALIŞTIRMALAR

1. Veri seçiciler kullanarak 4-bitlik bir sayıcı tasarlayınız. Devre şemasını çizip devrenin avantajlarını ve dezavantajlarını belirleyin.

ÇOKTAN SEÇMELİ SORULAR

() 1. 4:1 MUX'un kaç tane veri girişi vardır?

1. 3
2. 4
3. 6

() 2. 4:1 MUX kaç tane seçme girişi vardır?

1. 1
2. 2
3. 3

() 3. 5 tane 4:1 veri seçici birleştirilirse aşağıdakilerden hangisi elde edilir?

1. 16:1 veri seçici
2. 32:1 veri seçici
3. 64:1 veri seçici

() 4. Aşağıdaki cihazlardan hangisi aynı zamanda "veri seçici" olarak adlandırılır?

1. Demultiplexer
2. Multiplexer
3. Kodlayıcı

() 5. Aşağıdaki cihazlardan hangisi ile çarpımların toplamı fonksiyonları tasarlanabilir?

1. Multiplexer
2. Kodlayıcı
3. Demultiplexer